

TRANSFORMACIÓN Y AMPLIFICACIÓN DE TENSIÓN DE RF A DC A FRECUENCIA DE 868MHz

PROYECTO

presentado para optar

al Título de Grado en Ingeniería en Electrónica Industrial por

"Sonia Sanz Pozo"

bajo la supervisión de

"Roc Berenguer"

Donostia-San Sebastián, agosto de 2023



Tecnun Universidad de Navarra

ESCUELA DE INGENIERÍA INGENIARITZA ESKOLA SCHOOL OF ENGINEERING

Ago-23



Proyecto Fin de Grado

INGENIERIA EN ELECTRÓNICA INDUSTRIAL

TRANSFORMACIÓN Y AMPLIFICACIÓN

DE RF A DC A FRECUENCIA DE 868MHz

Sonia Sanz Pozo Donostia-San Sebastián, agosto de 2023

Pº Manuel Lardizabal, 13. 20018 Donostia-San Sebastián, Gipuzkoa Tel. 943 219 877 · Fax 943 311 442 · www.tecnun.es

INDICE DE CONTENIDOS

1. I	ESTADO DEL ARTE	15
1.1.	Circuito rectificador	15
1.	1.1. Rectificador de media onda	15
1.	1.2. Rectificador de onda completa	15
1.2.	Multiplicador de tensión	16
1.3.	Diodos Rectificadores	17
1.4.	Adaptación de impedancias	17
2. I	DISEÑO DEL CIRCUITO	19
2.1.	Elección de los diodos	22
2.2.	Adaptación del circuito	23
2.3.	Selección de componentes	38
3. I	DISEÑO DE LA PCB	43
3.1.	Simulación pistas	43
3.2.	Diseño esquemático	48
4. I	MEDICIÓN	53
4.1.	Adaptación de entrada	53
4.2.	Voltaje de salida	55
5. I	PRESUPUESTO	61
5.1.	Presupuesto de material fungible	61
5.2.	Presupuesto de equipos	61
5.3.	Presupuesto de software	62
5.4.	Presupuesto de mano de obra	62
5.5.	Resumen del presupuesto	62
6. (CONCLUSIONES	63
6.1.	Resultados del proyecto	63
6.2.	Propuestas de mejora	63
7. I	REFERENCIAS	65

INDICE DE FIGURAS

Figura 1: Rectificador de media onda sencillo15
Figura 2: Entrada y salida del rectificador de media onda de la figura 115
Figura 3: Rectificador de onda completa tipo puente16
Figura 4: Entrada y salida del rectificador de onda completa de la figura 316
Figura 5: Multiplicador de tensión de media onda de tres etapas16
Figura 6: Símbolo eléctrico de un diodo Schottky17
Figura 7: a) Unión de un diodo común b) Unión de un diodo Schottky17
Figura 8: Redes de adaptación de impedancias18
Figura 9: Esquema multiplicador de tensión19
Figura 10: Esquema semiperiodo negativo, carga C119
Figura 11: Esquema semiperiodo positivo, carga C220
Figura 12: Esquemático del circuito multiplicador de tensión de tres etapas21
Figura 13: Esquemático del circuito multiplicador de tensión de cuatro etapas21
Figura 14: Esquemático del circuito multiplicador de tensión diferencial o de onda
Eigure 15: Enguemétice diode Schettle/ PATIE 04W
Figura 15: Esquematico diodo Schottky BAT15-04W
Figure 17: Velezes ideales de adentación del circuite de tras stance
Figure 19: Veleres ideales de adaptación del circuito de tres etapas
Figura 18: Valores ideales de adaptación del circuito de cuatro etapas
Figura 19: Valores ideales de adaptación del circuito diferencial
Figura 20: Esquematico adaptación circuito de tres etapas
Figura 21: Esquematico adaptación circuito de cuatro etapas
Figura 22: Esquematico adaptacion circuito diferencial
Figura 23: Resultados simulación adaptación circuito tres etapas27
Figura 24: Resultados adaptación circuito cuatro etapas28
Figura 25: Resultados adaptación circuito diferencial
Figura 26: Resultados voltaje de salida con los circuitos adaptados
Figura 27: Resultados voltaje de salida con la nueva adaptación32
Figura 28: Resultados nueva simulación circuito tres etapas
Figura 29: Resultados nueva adaptación circuito cuatro etapas
Figura 30: Resultados nueva adaptación circuito diferencial36
Figura 31: Software SimSurfing Capacidades
Figura 32: Ejemplo inductancia ideal 18nH38
Figura 33: Ejemplo capacidad ideal 1pF

Figura 34: Resultados salida de voltaje circuito real
Figura 35: Resultados salida de voltaje con adaptación real40
Figura 36: Plano de pistas Momentum circuito de tres etapas43
Figura 37: Plano de pistas Momentum circuito de cuatro etapas44
Figura 38: Plano de pistas Momentum circuito diferencial44
Figura 39: Circuito simulación pistas45
Figura 40: Resultado simulación pistas45
Figura 41: Circuito simulación parcial de pistas47
Figura 42: Resultado simulación parcial pistas47
Figura 43: Esquemático PCB circuito de tres etapas49
Figura 44: Diseño PCB circuito de tres etapas49
Figura 45: Esquemático PCB circuito de cuatro etapas50
Figura 46: Diseño PCB circuito de cuatro etapas50
Figura 47: Esquemático PCB circuito diferencial51
Figura 48: Diseño PCB circuito diferencial51
Figura 49: Analizador de redes de RF53
Figura 50: Listones54
Figura 51: Adaptación circuito de tres etapas54
Figura 52: Adaptación circuito de cuatro etapas55
Figura 53: Generador de señal56
Figura 54: Osciloscopio. Resultado circuito de tres etapas alimentado a 868MHz y -10dBm 57
Figura 55: Osciloscopio. Resultado circuito de cuatro etapas alimentado a 880MHz y -15dBm

INDICE DE GRAFICAS

Gráfica 1: Resultado Z11 real circuito tres etapas	27
Gráfica 2: Resultado Z11 imaginario circuito tres etapas	28
Gráfica 3: Resultado Z11 real circuito cuatro etapas	29
Gráfica 4: Resultado Z11 imaginario circuito cuatro etapas	29
Gráfica 5: Resultado Z11 real circuito diferencial	30
Gráfica 6: Resultado Z11 imaginario circuito diferencial	31
Gráfica 7: Nuevo resultado Z11 real circuito tres etapas	33
Gráfica 8: Nuevo resultado Z11 imaginario circuito tres etapas	34
Gráfica 9: Nuevo resultado Z11 real circuito cuatro etapas	35

Gráfica 10: Nuevo resultado Z11 imaginario circuito cuatro etapas
Gráfica 11: Nuevo resultado Z11 real circuito diferencial
Gráfica 12: Nuevo resultado Z11 imaginario circuito diferencial37
Gráfica 13: Salida de voltaje simulación pistas46
Gráfica 14: Salida de voltaje simulación parcial pistas48
Gráfica 15: Voltaje entrada circuito de tres etapas en la primera adaptación67
Gráfica 16: : Voltaje después de la adaptación circuito de tres etapas en la primera adaptación
Gráfica 17: Voltaje de salida circuito de tres etapas en la primera adaptación68
Gráfica 18: Voltaje entrada circuito de cuatro etapas en la primera adaptación69
Gráfica 19: Voltaje tras adaptación circuito de cuatro etapas en la primera adaptación
Gráfica 20: Voltaje salida circuito de cuatro etapas en la primera adaptación70
Gráfica 21: Voltaje entrada circuito diferencial en la primera adaptación70
Gráfica 22: Voltaje tras la adaptación circuito diferencial en la primera adaptación71
Gráfica 23: Voltaje salida circuito diferencial en la primera adaptación71
Gráfica 24: Voltaje entrada circuito de tres etapas en la segunda adaptación72
Gráfica 25: Voltaje tras la adaptación circuito de tres etapas en la segunda adaptación
Gráfica 26: Voltaje salida circuito de tres etapas en la segunda adaptación73
Gráfica 27: Voltaje entrada circuito de cuatro etapas en la segunda adaptación74
Gráfica 28: Voltaje tras adaptación circuito de cuatro etapas en la segunda adaptación74
Gráfica 29: Voltaje tras adaptación circuito de cuatro etapas en la segunda adaptación75
Gráfica 30: Voltaje entrada circuito diferencial en la segunda adaptación75
Gráfica 31: Voltaje tras adaptación circuito diferencial en la segunda adaptación 76
Gráfica 32: Voltaje salida circuito diferencial en la segunda adaptación76
Gráfica 33: Voltaje entrada circuito de tres etapas con circuito real pero adaptación ideal
Gráfica 34: Voltaje tras adaptación circuito de tres etapas con circuito real pero adaptación ideal
Gráfica 35: Voltaje salida circuito de tres etapas con circuito real pero adaptación ideal
Gráfica 36: Voltaje entrada circuito de cuatro etapas con circuito real pero adaptación ideal

Gráfica 37: Voltaje tras adaptación circuito de cuatro etapas con circuito real pero adaptación ideal
Gráfica 38: Voltaje entrada circuito de cuatro etapas con circuito real pero adaptación ideal
Gráfica 39: Voltaje entrada circuito diferencial con circuito real pero adaptación ideal
Gráfica 40: Voltaje tras adaptación circuito diferencial con circuito real pero adaptación ideal
Gráfica 41: Voltaje salida circuito diferencial con circuito real pero adaptación ideal
Gráfica 42: Voltaje entrada circuito de tres etapas con circuito y adaptación ideal
Gráfica 43: Voltaje tras adaptación circuito de tres etapas con circuito y adaptación ideal
Gráfica 44: Voltaje salida circuito de tres etapas con circuito y adaptación ideal83
Gráfica 45: Voltaje entrada circuito de cuatro etapas con circuito y adaptación ideal
Gráfica 46: Voltaje tras adaptación circuito de cuatro etapas con circuito y adaptación ideal
Gráfica 47: Voltaje salida circuito de cuatro etapas con circuito y adaptación ideal
Gráfica 48: Voltaje entrada circuito diferencial con circuito y adaptación ideal85
Gráfica 49: Voltaje tras adaptación circuito diferencial con circuito y adaptación ideal
Gráfica 50: Voltaje salida circuito diferencial con circuito y adaptación ideal86

INDICE DE TABLAS

Tabla 1: Resultados voltaje salida a 868MHz para el circuito de tres e	etapas56
Tabla 2: Resultados voltaje salida a 995MHz para el circuito de tres e	etapas57
Tabla 3: Resultados voltaje de salida a 880MHz para el circu etapas	ito de cuatro 58
Tabla 4: Presupuesto material fungible	61
Tabla 5: Presupuesto de equipos	61
Tabla 6: Presupuesto de software	62
Tabla 7: Presupuesto de mano de obra	62
Tabla 8: Presupuesto total	62

RESUMEN

El propósito de este estudio es aprovechar la corriente alterna de frecuencia de 868MHz, obtenida mediante una antena receptora, y convertirla en una señal de mayor voltaje. Para lograr este objetivo se ha diseñado un multiplicador de tensión empleando diodos Schottky y condensadores.

El diseño consta de tres variantes: un multiplicador con tres etapas, otro con cuatro etapas y una implementación diferencial. Estas opciones se analizarán y compararán para determinar cuál de ellas ofrece un mejor rendimiento. Se llevarán a cabo simulaciones para evaluar el comportamiento de los circuitos tanto en condiciones ideales como en aplicaciones reales una vez fabricados.

Un paso inicial importante es seleccionar los diodos Schottky que se utilizarán en el diseño. Mediante el uso del software de simulación Cadence, se llevarán a cabo simulaciones para ajustar los valores de los componentes necesarios en el circuito multiplicador. Una vez completadas las simulaciones con componentes ideales, se emplearán los resultados obtenidos para identificar los componentes reales que mejor se ajustan a esos parámetros.

Finalmente, se procederá a la fabricación de la PCB (Placa de Circuito Impreso) basada en un diseño previo, y se llevarán a cabo mediciones y pruebas para verificar que la implementación cumple con lo simulado en la etapa de diseño. El objetivo es asegurar que el multiplicador de tensión funcione de manera eficiente y efectiva en condiciones prácticas.

En resumen, este estudio busca optimizar el proceso de conversión de la corriente alterna de 868 MHz a un voltaje más alto mediante un multiplicador de tensión con diodos Schottky y condensadores. La evaluación y comparación de los diferentes diseños, junto con la simulación y fabricación de la PCB, permitirán obtener un multiplicador de tensión que cumpla con los requerimientos y ofrezca el mejor rendimiento para su aplicación en situaciones reales.

ABSTRACT

The objective is to use the 868 MHz frequency alternating current obtained with an antenna and convert it into a higher voltage signal. For this purpose, a voltage multiplier is designed using Schottky diodes and capacitors.

Three different circuits have been designed: a three-stage multiplier, a four-stage multiplier, and a differential design. They are simulated, fabricated, and measured to observe differences in both ideal simulation conditions and real-world application after fabrication.

The first step involves selecting the Schottky diodes to be used. Cadence is used to simulate the multiplier's operation, allowing for adjustments of the necessary component values in the circuit. Once the simulations with ideal components are completed, the results are used to find real-world components that closely resemble them. Finally, the designed PCB is fabricated, and it is verified that it matches the simulation results.

In summary, the study aims to harness the 868 MHz frequency alternating current from an antenna and convert it into a higher voltage signal using a voltage multiplier with Schottky diodes and capacitors. Different designs are evaluated and compared, and simulations and fabrication are performed to ensure the multiplier operates efficiently and effectively in real-world applications.

1. ESTADO DEL ARTE

1.1. Circuito rectificador

El circuito rectificador transforma una señal sinusoidal en una señal de corriente directa. La rectificación se logra mediante uno o más diodos. Existen varios tipos de rectificación disponibles. (Miyara, Federico, 2002)

1.1.1. Rectificador de media onda

En la figura se representa esquemáticamente un rectificador de media onda.



Figura 1: Rectificador de media onda sencillo

Cuando la tensión vs es positiva, el sentido de la corriente es favorable y se produce circulación. Durante el semiperiodo negativo del circuito el diodo se encuentra en polarización inversa, no conduciendo la corriente.



Figura 2: Entrada y salida del rectificador de media onda de la figura 1

1.1.2. Rectificador de onda completa

El rectificador de onda completa emplea tanto los ciclos negativos como los positivos de la onda sinusoidal para obtener la corriente directa.



Figura 3: Rectificador de onda completa tipo puente

En este circuito tiene una derivación central, que permite obtener dos diferencias de potencial de igual magnitud. De esta manera, mientas el circuito primario se alimenta con la polaridad positiva de la onda el secundario se encuentra bajo polarización inversa. Esto sucede también de manera inversa, aprovechando así la onda entera en la rectificación. (Amargo, C.; Herrera, C.; Rodríguez, M., 2015)



Figura 4: Entrada y salida del rectificador de onda completa de la figura 3

1.2. Multiplicador de tensión

Un circuito multiplicador de tensión es una combinación de capacitores y diodos rectificadores que se utiliza para generar altos voltajes de corriente directa. Su funcionamiento se basa en el principio de carga en paralelo de capacitores. Se aplica una entrada de corriente alterna y, al agregar voltaje a través de los capacitores, se aumenta el voltaje efectivo, obteniendo así un valor mayor al de la fuente original. Este tipo de circuito se puede conectar en serie con circuitos iguales, formando etapas adicionales para aumentar aún más el voltaje de salida.



Figura 5: Multiplicador de tensión de media onda de tres etapas

1.3. Diodos Rectificadores

Los componentes más utilizados en los circuitos rectificadores son los diodos, por su función de permitir el flujo de corriente en tan solo una dirección. (Olmos Sanchis, Juan José; Pinci Ferrer, Antonio, 2019)

Diodo Schottky

El diodo Schottky es un semiconductor utilizado para aplicaciones de rectificación. Su ventaja principal sobre los diodos convencionales es que tiene una caída de tensión significativamente menor, normalmente entre 0.15 y 0.45 voltios, en comparación con los 0.7 voltios de los diodos estándar. Esta característica los hace especialmente útiles en aplicaciones de alta frecuencia, como en radiofrecuencia, debido a su capacidad de conmutación de alta velocidad. Su rápida respuesta y baja resistencia hacen que sean ideales para su uso en dispositivos que requieran tiempos de conmutación rápidos y eficientes.

Es un dispositivo no lineal formado a partir de la unión de un metal y un semiconductor, la diferencia entre la afinidad electrónica de estos materiales crea una banda de potencia entre ellos. (Mendoza contreras, Erik, 2021)



Figura 6: Símbolo eléctrico de un diodo Schottky

En el diodo Schottky el metal actúa como ánodo y el semiconductor tipo n como cátodo, a diferencia del diodo común donde el ánodo ciene dado por un semicondctor tipo p.



Figura 7: a) Unión de un diodo común b) Unión de un diodo Schottky

1.4. Adaptación de impedancias

La adaptación de impedancias en radiofrecuencia es una técnica esencial para ajustar la impedancia de un circuito o componente a un valor específico, con el objetivo de maximizar el rendimiento y minimizar las pérdidas de energía.

Existen diversas formas de realizar la adaptación de impedancias, pero la más común se lleva a cabo mediante el uso de transformadores o dispositivos de adaptación de impedancias. Estos dispositivos emplean inductores y capacitores para ajustar la impedancia del circuito o componente al valor deseado. (Femeninas, Jaime, 2021)

Una buena adaptación de impedancias puede maximizar la transferencia de energía entre componentes y minimizar las pérdidas de energía, lo que a su vez puede mejorar el rendimiento del sistema en general. Por lo tanto, es esencial prestar atención a la adaptación de impedancias en cualquier sistema de radiofrecuencia para garantizar su rendimiento óptimo.

En sistemas de cosechamiento de energía de RF, la antena receptora actúa como fuente y la etapa de rectificación como carga. Las redes de adaptación son esenciales para evitar la reflexión y pérdida de energía durante la transmisión. Los tres tipos comunes de redes son: tipo L, tipo T y tipo π . Estas redes aseguran una transferencia eficiente de energía entre la antena y la etapa de rectificación, optimizando el rendimiento del sistema. (Acosta, Jorge Luis Santamaria, 2022)



Figura 8: Redes de adaptación de impedancias

2. DISEÑO DEL CIRCUITO

Un circuito multiplicador de voltaje es una configuración electrónica que permite obtener un voltaje de salida que es el producto de dos o más voltajes de entrada. Hay varias formas de implementar un circuito multiplicador de voltaje, pero una de las más comunes es el multiplicador de tensión de Villard, que utiliza diodos y condensadores para realizar el proceso de multiplicación.

Hay varias formas de implementar un circuito multiplicador de voltaje, pero una de las más comunes es el multiplicador de tensión de Villard, que utiliza diodos y condensadores de forma escalonada para realizar el proceso de multiplicación.

El funcionamiento de un circuito multiplicador de se basa en la carga y descarga sucesiva de los condensadores y la rectificación de los diodos.

El circuito comienza en un estado inicial, donde todos los condensadores están descargados, y no hay corriente fluyendo a través de los diodos.



Figura 9: Esquema multiplicador de tensión

Cuando se aplica el voltaje de entrada Vin1 en el semiperiodo negativo a través del diodo D1, este se polariza en directa, lo que permite que la corriente fluya desde la fuente de voltaje hacia el condensador C1. C1 se carga y alcanza el mismo voltaje que en la entrada.



Figura 10: Esquema semiperiodo negativo, carga C1

Una vez que C1 se ha cargado, el diodo D1 se polariza en inversa, lo que evita que la corriente fluya hacia atrás desde C1 hacia la fuente. En este punto, el voltaje en C1 es igual a Vin1. Sin embargo, debido a que D2 aún está polarizado en inversa, no hay un camino de corriente para que C1 se descargue.

Cuando empieza el semiperiodo positivo, el diodo D2 se polariza en directa. C2 empieza a cargarse con el voltaje de entrada y se suma al voltaje presente en C1. La combinación de Vin1 y C1 resulta en un voltaje total de 2*Vin1 en C2.



Figura 11: Esquema semiperiodo positivo, carga C2

Una vez que C2 se ha cargado, D2 se polariza en inversa, evitando que la corriente fluya desde C2 hacia el nodo. Sin embargo, debido a que D1 aún está polarizado en inversa, no hay un camino de corriente para que C2 se descargue.

En este punto, el condensador C1 está cargado a Vin1 y el condensador C2 está cargado a 2*Vin1.

Para lograr una mayor multiplicación de voltaje, es posible agregar más etapas al circuito multiplicador, cada una con su par de diodos y condensadores. Sin embargo, es importante tener en cuenta que la tensión a través de los diodos y condensadores individuales debe ser adecuada para evitar daños o fallas en el circuito. Por lo tanto, el diseño y las especificaciones del circuito deben realizarse con cuidado para garantizar un funcionamiento seguro y confiable.

En este caso se van a realizar tres variantes de circuito: circuito de tres etapas, circuito de cuatro etapas y circuito diferencial.



Figura 12: Esquemático del circuito multiplicador de tensión de tres etapas



Figura 13: Esquemático del circuito multiplicador de tensión de cuatro etapas



Figura 14: Esquemático del circuito multiplicador de tensión diferencial o de onda completa

2.1. Elección de los diodos

Se utilizan los diodos Schottky ya que la caída de tensión directa en este tipo de diodos es menor que los 0.7 voltios del diodo PN convencional y son de conmutación de alta velocidad, lo que los hace los mejores diodos para la tarea de rectificación de señal.

Para la elección de los diodos se han analizado las características de varios modelos de diodo Schottky de RF. Tras analizar la caída de voltaje, la corriente de fuga, la capacidad y el máximo voltaje que soportan se elige el componente BAT15-02LRH.

Las características principales de este componente son:

- Voltaje inverso máximo (V_{RM}) = 4V
- Corriente directa (I_F) = 110mA
- Corriente inversa máxima (I_R) = 5µA
- Capacidad = 0.2pF
- Empaquetamiento: TSLP-2

Posteriormente, al analizar el circuito se cambia de diodo, a uno con las características lo más parecidas posibles, pero con configuración en serie, reduciendo así a la mitad la cantidad de diodos del circuito y lo que permite reducir significativamente el tamaño del circuito.

Se utiliza el diodo BAT15-04W cuyas características son:

- Voltaje inverso máximo (V_{RM}) = 4V
- Corriente directa (I_F) = 110mA
- Corriente inversa máxima (I_R) = 5μA

- Capacidad = 0.3pF
- Empaquetamiento: SOT323

Se introducen las características del diodo seleccionado, descargadas de la página del fabricante, junto con las su empaquetado en Cadence para poder simular el funcionamiento del circuito acercándonos lo máximo a la realidad.



Figura 15: Esquemático diodo Schottky BAT15-04W



Figura 16: Símbolo diodo Schottky BAT15-04W

2.2. Adaptación del circuito

Una vez seleccionados los componentes se añade una etapa de adaptación a la entrada. La correcta adaptación en RF es esencial para lograr una transferencia eficiente de energía, reducir pérdidas y mejorar el rendimiento.

Para la adaptación primero se miden las impedancias. Con los valores obtenidos en el proceso anterior se calculan los valores de los componentes de la etapa de adaptación. Finalmente se seleccionan los componentes y se comprueban los resultados.

Se analizan los parámetros S circuito para medir la impedancia. Se quiere ajustar la impedancia a 500hm. Para ello se calcula con ayuda de la "Impedance Matching Network Designer" de la Universidad de San Diego, el valor ideal de la capacidad e inductancia que es necesaria añadir. Esta herramienta proporciona los valores ideales necesarios para una adaptación perfecta.

LOWPASS Hi-Low MATCHING NETWORK



Figura 17: Valores ideales de adaptación del circuito de tres etapas

Cada circuito realizado exige una adaptación de entrada diferente, por lo que se repite el proceso con cada uno.

Para el circuito de tres etapas es necesario una bobina de 24,55nH en serie a la alimentación de entrada y una capacidad de 55pF en paralelo a la alimentación. Para el circuito de cuatro etapas la bobina es de 18,55nH y la capacidad de 62pF y para el diferencial es de 18,39nH y 62pF.

LOWPASS Hi-Low MATCHING NETWORK



Figura 18: Valores ideales de adaptación del circuito de cuatro etapas

LOWPASS Hi-Low MATCHING NETWORK



Figura 19: Valores ideales de adaptación del circuito diferencial

Estos valores ideales se introducen en el simulador para comprobar que la adaptación sea correcta. Todas las simulaciones se realizan a 25°C, con un tiempo de simulación de 6us y alimentados a frecuencia de 868MHz y -15dBm de amplitud.

Se realizan dos simulaciones, uno de los parámetros S, para comprobar la adaptación mencionada anteriormente y un análisis transitorio de 6us. Se espera que en ese tiempo alcance el régimen estacionario.



Figura 22: Esquemático adaptación circuito diferencial

Launch File Create Tools Options Run EAD Parasitics/LDE	<u>W</u> indow <u>H</u> elp							
🗈 🗁 🗔 🔏 🕼 🗊 🛍 🗊 🎽 🖓 🔯 🔤 📾 📰 🗷 Basic 🔽 🔽 🔩								
No Parasitics/LDE	Single Run,	Sweeps and Corners	: 🔽 🗞 🧯	🕽 🙆 Referen	ce:		\$ \$	
Data View ? 🗗 🗙	WM_V1_04W1	× 🗃 maestro	×					
E 🔤 Interactive.23	Outputs Setup	Results						
🕀 🤮 Interactive.31	Detail		a III filter		Paplace	(None)	🕅 🥎 📝 👼 [
E 📴 Interactive.36	Detail				Replace			
Interactive.37	8/10 rows							
Interactive.40	Test	Output	Nominal	Spec	Weight	Pass/Fail		
Interactive.41	Filter	Filter	Filter	Filter	Filter	💙 Filter 🛛 🔽		
H Contractive.42								
H C Interactive.43	SONIA_NEW_M	VIN3	Ľ					
H O Interactive.44	SONIA_NEW_M	VOUT3	<u>L</u>					
H O Interactive.45	SONIA_NEW_M	ymax(VT("/OUT3	131.8m	> 1.2		fail		
H 🕖 Interactive.46	SONIA_NEW_M	Z11 reOhm	Ľ					
	SONIA_NEW_M	Z11 imOhm	<u>L</u>					
	SONIA_NEW_M	value(imag(zpm(-1.441	range -1 1		fail		
	SONIA_NEW_M	value(real(zpm('	48.82	range 45 55		pass		
	SONIA_NEW_M	VADAPT3	L_					

Figura 23: Resultados simulación adaptación circuito tres etapas

En la Figura 23, se pueden apreciar tres parámetros en orden descendente: en la parte superior, se muestra el voltaje máximo alcanzado; seguido por el componente imaginario del parámetro Z11; y por último, se presenta el componente real del parámetro Z11.



Gráfica 1: Resultado Z11 real circuito tres etapas

Transformación y amplificación de tensión de RF a DC







Figura 24: Resultados adaptación circuito cuatro etapas

En la Figura 24, se pueden apreciar tres parámetros en orden descendente: en la parte superior, se muestra el voltaje máximo alcanzado; seguido por el componente imaginario del parámetro Z11; y por último, se presenta el componente real del parámetro Z11.



Gráfica 4: Resultado Z11 imaginario circuito cuatro etapas

🔄 Single Run, Sweeps and Corners 🔤 🗞 🔕 🧿 Reference:						
2 🗹						

Figura 25: Resultados adaptación circuito diferencial

En la Figura 25, se pueden apreciar tres parámetros en orden descendente: en la parte superior, se muestra el voltaje máximo alcanzado; seguido por el componente imaginario del parámetro Z11; y por último, se presenta el componente real del parámetro Z11.



Gráfica 5: Resultado Z11 real circuito diferencial



Gráfica 6: Resultado Z11 imaginario circuito diferencial

Aparentemente están perfectamente adaptados por lo que su funcionamiento con esos valores de componente debería ser optima. Dado que el valor de voltaje de salida en las simulaciones no es muy elevado se simula con valores cercanos a los de los componentes anteriores, buscando una mayor amplificación.

Launch File Create Tools	Options Run EAD Parasitics/LDE	<u>W</u> indow <u>H</u> elp						
10 🗁 🗔 🔚 🎯	/ 🖞 🖬 🖉 🎽 💌 🎙	2 🖸 🛛 🖬		asic	- 🖬 💀	_		
No Parasitics/LDE	🔽 🎨 🛄 No Sweeps	Single Run,	Sweeps and Corner	s 🧧 🇞 (🔁 🙆 Referen	ce:	-).	<u>نې</u>
Data View	? & ×	WM_V1_04W1	× 🗃 maestro	×				
🕀 🕒 Interactive.23	[Outputs Setup	Results					
Interactive.31		Detail		Filter		Replace	(None)	•71 😜
Interactive.36	I					Tepiace		
Interactive.57	I	12/14 rows	1	1	1	1		
E 🕒 Interactive.41	I	Test	Output	Nominal	Spec	Weight	Pass/Fail	
🕀 🧧 Interactive.42	I	Filter	Filter	Filter	Filter	Filter	Filter	
Interactive.43	I	SONIA NEW M	VIND	1.4				
Interactive.44	I	SONIA NEW M	VIN4					
Interactive.45	I	SONIA NEW M	VIN DIFF					
1 U Interactive.46	I	SONIA_NEW_M	VOUT3	2				
Interactive.47	I	SONIA_NEW_M	ymax(VT("/OUT3	131.8m	> 1.2		fail	
Michaelave.46	I	SONIA_NEW_M	VOUT4					
	I	SONIA_NEW_M	ymax(VT("/OUT4	118.3m	> 1.2		fail	
	I	SONIA_NEW_M	OUT_DIFF					
	I	SONIA_NEW_M	(MAX_DIFF - MIN	149.8m	> 1.2		fail	
	I	SONIA_NEW_M	VADAP13					
	I	SONIA_NEW_M	VADAP14					
	I	SOINIA_INEVV_IVI	VADAPTDIFF					
	I							
	I							
1	I							

Figura 26: Resultados voltaje de salida con los circuitos adaptados

En la Figura 26, se presentan los resultados del voltaje de salida máximo para los circuitos de tres etapas, cuatro etapas y el circuito diferencial, respectivamente, en disposición descendente.

Se obtiene, que cambiando ligeramente el valor de las bobinas se puede optimizar el funcionamiento del circuito, a pesar de no estar perfectamente adaptado.

Para el circuito de tres etapas se introduce una bobina de 23,8nH. Para el circuito de cuatro etapas la bobina es de 18nH y para el diferencial es de 18nH.

Los valores se han adquirido a través de un barrido en un intervalo de valores cercanos a los utilizados previamente. Posteriormente, se ha delimitado dicho intervalo para encontrar el valor que produce el voltaje de salida más elevado.

Launch File Create Tools Options Run EAD Parasitics/LDE	<u>W</u> indow <u>H</u> elp						
🗅 🗁 🖃 🍓 🝏 🥤 🗂 🖬 🗂 🗖 💌 🎙	2 🖸 🖬 🖬		asic	- 5. 💀			
No Parasitics/LDE	Single Run, S	Sweeps and Corners	- 💽 🗞 (🔉 🙆 🛛 Referen	nce:	- 4	्रि 🖓
Data View ? 🗗 🗙	- VM_V1_04W1	× 🖻 maestro	×				
🗈 🚨 Interactive.23	Outputs Setup	Results					
Interactive.31	Detail 🔍 🔾 🖓 🎹 Elter 🔽 📈 🗸 Replace 🔍 (None) 🔍 🖼 😚						
Interactive.36	12/14 rows		~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~~				
Interactive.40	Test	Output	Nominal	Spec	Weight	Pass/Fail	
Interactive.41	Filter	Filter	Filter	Filter	Filter	Filter	
Interactive.42							
Districtive 44	SONIA_NEW_M	VIN3					
Interactive 45	SONIA_NEW_M	VIN4	<u>~</u>				
Interactive 46	SONIA_NEW_M	VIN_DIFF					
Interactive 47	SONIA_NEW_M	VOUT3	<u>~</u>				
Interactive 48	SONIA_NEW_M	ymax(VT("/OUT3	818.1m	> 1.2		fail	
	SONIA_NEW_M	VOUT4	<u>~</u>				
	SONIA_NEW_M	ymax(VT("/OUT4	760.4m	> 1.2		fail	
	SONIA_NEW_M	OUT_DIFF	<u>~</u>				
	SONIA_NEW_M	(MAX_DIFF - MIN	1.153	> 1.2		near	
	SONIA_NEW_M	VADAPT3	<u>~</u>				
	SONIA_NEW_M	VADAPT4	<u>L</u>				
	SONIA_NEW_M	VADAPTDIFF	<u>~</u>				

Figura 27: Resultados voltaje de salida con la nueva adaptación

En la Figura 27, se presentan los resultados del voltaje de salida máximo para los circuitos de tres etapas, cuatro etapas y el circuito diferencial, respectivamente, en disposición descendente, en este caso para la nueva adaptación realizada.

Launch File Create Tools Options Run EAD Parasitics/LDE	<u>W</u> indow <u>H</u> elp						
🗅 🗁 🖓 🔰 🚺 🎁 🖛 🕻	🗣 🖸 ji 🔂 ji 🛙		asic	- E 🖓			
No Parasitics/LDE	Single Run,	Sweeps and Corners	s 🔽 🍖 🤇	Reference	ce:	-	<u>کې</u>
Data View ? 🗗 🗙	- VM_V1_04W1	🛛 😹 maestro	×				
1 Interactive.23	Outputs Setup	Results					
Interactive 31	Detail		🐻 🎹 🕅 Filter 🖻	- 📼 - 🗠 -	Replace	(None)	📆 🏠 👔
	8/10 rows						<u> </u>
1 Contractive.40	Test	Output	Nominal	Spec	Weight	Pass/Fail	
Interactive.41	Filter	Filter	Filter	Filter	Filter	🝸 Filter 💽	
E Interactive.43	CONV. NEW M	1010	1.4				1
1 O Interactive.44	SONIA_NEW_M	VIN3					
1 OIII Interactive.45	SONIA NEW M	vmax(VT("/OUT3	649.1m	>1.2		fail	-
1 O Interactive.46	SONIA NEW M	Z11 reOhm	<u>~</u>				-
Interactive.47	SONIA_NEW_M	Z11 imOhm					1
1 O Interactive.48	SONIA_NEW_M	value(imag(zpm(-630.8m	range -1 1			
	SONIA_NEW_M	value(real(zpm('	149.9m	range 45 55]
	SONIA_NEW_M	VADAPT3	<u></u>				

Figura 28: Resultados nueva simulación circuito tres etapas

En la Figura 28, se pueden apreciar tres parámetros en orden descendente: en la parte superior, se muestra el voltaje máximo alcanzado; seguido por el componente imaginario del parámetro Z11; y por último, se presenta el componente real del parámetro Z11, para la nueva adaptación del circuito de tres etapas.



Gráfica 7: Nuevo resultado Z11 real circuito tres etapas

Transformación y amplificación de tensión de RF a DC



Gráfica 8: Nuevo resultado Z11 imaginario circuito tres etapas

Launch File Create Tools Options Run EAD Parasitics/LDE Window Help											
🗅 🗁 🖶 🖓 🧔 🥤 🛗 🖼 💆 🔤 🏠 🖩 🖹 💷 Basic 🔤 🖳 🧠											
No Parasitics/LDE	🔽 🗞 🛄 No Sweeps	Single Run, Sweeps and Corners 🔤 🇞 📀 🧿 Reference:					-	Q 🔅			
Data View	? 𝔅 𝒴 🖉 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘 𝑘										
🕀 🧕 Interactive.23		Outputs Setup	Results								
Interactive.31		Detail		🚯 🔟 🛛 Filter 🖻	- 🖂 - 🗠 -	Replace	(None)	1 1 1			
Interactive.37		8/10 rows									
🕀 🤷 Interactive.40		Test	Output	Nominal	Spec	Weight	Pass/Fail				
Interactive.41 Interactive 42		Filter	Filter	Filter 🔽	Filter	Filter	Filter	2			
Interactive.42			20214	14							
Interactive.44		SONIA_NEW_M	VIN4 VOUT4					-			
Interactive.45		SONIA_NEW_M	ymax(VT("/OUT4	525.5m	> 1.2		fail	-			
1 Interactive.40		SONIA_NEW_M	Z11 reOhm								
1 Distance 10 Interactive.48		SONIA_NEW_M	Z11 imOhm	C2 01	11			_			
		SONIA_NEW_M	value(imag(zpm(-63.81m	range -1 1 range 45 55			_			
		SONIA_NEW_M	VADAPT4		range is ss			-			
1											

Figura 29: Resultados nueva adaptación circuito cuatro etapas

En la Figura 29, se pueden apreciar tres parámetros en orden descendente: en la parte superior, se muestra el voltaje máximo alcanzado; seguido por el componente imaginario del parámetro Z11; y por último, se presenta el componente real del parámetro Z11. Para la nueva adaptación del circuito de cuatro etapas.



Gráfica 9: Nuevo resultado Z11 real circuito cuatro etapas

Transformación y amplificación de tensión de RF a DC



Gráfica 10: Nuevo resultado Z11 imaginario circuito cuatro etapas

Launch <u>File</u> <u>Create</u> <u>Tools</u> <u>Options</u> <u>Run</u> <u>EAD</u> <u>Parasitics/LDE</u> <u>Window</u> <u>H</u> elp										
📔 🗁 🖶 🍓 🕼 📑 🔃 📓 🎽 📨 🆓 💁 🛛 🖨 📖 🗄 💷 🖉 Basic 🔽 💁 🗠										
No Parasitics/LDE	🔽 🗞 🛗 No Sweeps	Single Run, Sweeps and Corners 🔤 🇞 🗿 🧿 Reference:					D 😳			
Data View	? 5 ×	- VM_V1_04W1	× 🗃 maestro	×	<u>^</u>					
🗈 🤷 Interactive.23		Outputs Setup	Results							
Interactive.31 Interactive.36		Detail		👸 🛄 🕅 Filter 🎦	- 🖂 - 🗠 -	Replace	(None)	🕅 论 🗹		
🕀 🧧 Interactive.37		8/10 rows			_					
🕀 🕒 Interactive.40		Test	Output	Nominal	Spec	Weight	Pass/Fail			
Interactive.41 Interactive.42		Filter	Filter	Filter	Filter	Filter	Filter			
🕀 📴 Interactive.43		CONIA NEW M		1.4						
1 Distance 14		SONIA_NEW_M	OUT DIFF							
Interactive.45		SONIA_NEW_M	(MAX_DIFF - MIN	1.014	> 1.2		fail			
1 Interactive.47		SONIA_NEW_M	Z11 reOhm							
1 Interactive.48		SONIA_NEW_M	Z11 imOhm							
		SONIA_NEW_M	value(imag(zpm(1.141	range -1 1					
		SONIA_NEW_M	value(real(zpm('	329.6m	range 45 55					
		SONA_NEW_M	VADAFTDIFF							
1	1									

Figura 30: Resultados nueva adaptación circuito diferencial

En la Figura 30, se pueden apreciar tres parámetros en orden descendente: en la parte superior, se muestra el voltaje máximo alcanzado; seguido por el componente imaginario del parámetro Z11; y por último, se presenta el componente real del parámetro Z11, para la nueva adaptación del circuito diferencial.




Gráfica 12: Nuevo resultado Z11 imaginario circuito diferencial

Con este pequeño cambio en el valor de componentes obtenemos una mejora en el voltaje de salida del 520% en el circuito de tres etapas, 543% en el de 4 etapas y del 700% en el circuito diferencial, a pesar de no estar adaptados a los 500hm que buscábamos anteriormente.

A la hora de fabricar las placas se hará con ambos valores de componente en cada circuito, para comprobar si ese pequeño cambio afecta tanto en la realidad.

2.3. Selección de componentes

Una vez conocidos los valores de los componentes que se necesitan para el funcionamiento ideal de los multiplicadores de tensión se calculan las impedancias de los componentes para buscar el componente ideal con comportamiento más similar a lo anteriormente simulado. Aunque no se pueda simular completamente la realidad si que se pueden introducir unos componentes más realistas que los ideales.

Con esos valores de impedancia y el software de SimSurfing de Murata se han seleccionado las capacidades e inductancias con las impedancias necesarias en la frecuencia a la que vamos a trabajar. Este software proporciona los valores necesarios a introducir en el simulador para poder crear los componentes en Cadence.

(Surfing) M	ultilayer Ce	ramic Ca	pacitors	;		▼ Pa	iπ Nun ossing	nber I Search				0 🔍	opuate.	0/1/2023
												Eng	jlish	Ŧ
Search/\	view Circuit	t Charao	cteristic G	raph Do	ownload	Measurement condi	tions	Explanation vi	deo Wi	ndow M	urata website	e Version	Site Policy	Privacy P
<model></model>	Series ⁶	ы∎⊷	Basi	c Fr	equency	Characteristic		S-parameter	r 🛛 🚺	Usage not	e	SPICE	Netlist 🛓	
Precise	000000	~	Temp.[degC]	25 D	C[V]	0					S-para	meter 🛓	ĺ.
Simple	Shunt	Ē	AC[Vrn	ns] [0	.5 🔻 A	.C[Vrms] 0.1	•					Tech-E		1
	0	- T 0				C-temp.		lemp	. rise			lecii-i		J
Search Select P/N	Function Or : GRM32EC	n/Off 📃	Unit Set 1E05	tting 🔲 N	/lultiple G Items 170	raphs save	as CS\		ect items t	o display	✓ EIA✓ JIS✓	Temperature High Dielect	Compensa ric Constant	tion Ad
Part Number		Spec Ap	plication	0		Status 🕜	C	apacitance		Rated Volta	age[Vdc]	Rated Voltage	e[Vac(r.m.s.)]	Max. (
Part Numbe	er Search	🖌 (Sele	ect All)			(Select All)	≜ ≦	330 uF	-	≦ 3150	V	(Select All))	≦ 150
			Consu	mer Electro	onics	In Production	=	uF	-	=	V	 - 		1 = 🗂
Clear Cond	itions	I E	Industr	ial Fauiom	ient 🔻		▼ ≥	0.1 pF	-	≧ 0	V	250	-	≧ 85
				•		· ·					, 		•	
GRM32ER60	E337ME05	CE	IE	ME Mel	AIC	In Production	3	30uF		2.5		-		85
GRM32ER60	G337ME05	CE	E	ME Mel	AIC	In Production	3	30uF		4		-		85
GRM32EC80	E337ME05			ME Mel	AIC	In Production	3	30uF		2.5		-		105
GRM31CR60	E227ME11	CE	IE	ME Mel	AIC	In Production	2	20uF		2.5		-		85
GRM31CR60	G227ME11	CE	IE	ME Mel	AIC	In Production	2	20uF		4		-		85
GRM32ER60	G227ME05	CE	IE	ME Mel	AIC	In Production	2	20uF		4		-		85
GRM31CR60	J227ME11	CE	IE	ME Mel	AIC	In Production	2	20uF		6.3		-		85
CDM22ED60	1227ME05	CE			ALC	to man down and	2	20uE		6.2				95

Figura 31: Software SimSurfing Capacidades



Figura 32: Ejemplo inductancia ideal 18nH



Figura 33: Ejemplo capacidad ideal 1pF

Se procede a repetir las simulaciones previas, pero esta vez se reemplazan las capacidades ideales del multiplicador de tensión por las nuevas capacidades reales creadas. Sin embargo, en esta simulación específica, las capacidades e inductancias de la etapa de adaptación aún no se han sustituido por sus equivalentes reales. Esto se realiza con el objetivo de analizar y observar cómo los componentes reales influyen en el comportamiento de las diversas etapas del circuito. Al mantener las capacidades e inductancias de la etapa de adaptación en su forma ideal, se busca evaluar el efecto aislado de los componentes reales del multiplicador de tensión en la operación global del circuito.

Comparando los resultados obtenidos se ve que las capacidades del multiplicador del voltaje disminuyen el voltaje de salida un 9% respecto a los componentes ideales en el circuito de 3 etapas, un 13% en el de 4 y un 28% en el diferencial.

Launch File Create Tools Options Run EAD Parasitics/LDE Window Help							
🗅 🗁 🗔 🍓 🚺 🍯 ి	R 🕈 🗂 🖪	🗷 🙀 🔯 🛙		Basic		1 🖪	
No Parasitics/LDE	🗴 🛄 No Sweeps 🔄 Single Run, Sweeps and Corners 🔤 🗞 🧿 🧿 🖪 Reference:						
Data View ? 🗗 🗙	- VM_V2_04W	× 🗃 maestro	×				
🕀 🕒 Interactive.1	Outputs Setup	Results					
Interactive.2 Single Run, Sweeps and Corners	Detail	- O O 4	👸 🛄 🕅 Filter	- 🖻 - 🗠	-Replace	(None)	1 😚 🔝
🕀 🗹 🇞 Tests	12/14 rows						
E Global Variables	Test	Output	Nominal	Spec	Weight	Pass/Fail	
Parameters	Filter	Filter	Filter	Filter	Filter	🕶 Filter 🔤 💌	j
Reliability Analyses							
Checks/Asserts	SONIA_NEW_M	VIN3					
	SONIA_NEW_M	VIN4					
	SONIA_NEW_M	VIN_DIFF					
	SONIA_NEW_M	VOUT3	<u>k</u>				
	SONIA_NEW_M	ymax(VT("/OUT3	743.5m	> 1.2		fail	
	SONIA_NEW_M	VOUT4	<u>~</u>				
	SONIA_NEW_M	ymax(VT("/OUT4	664.1m	> 1.2		fail	
	SONIA_NEW_M	OUT_DIFF	<u>~</u>				
	SONIA_NEW_M	(MAX_DIFF - MIN	834.1m	> 1.2		fail	
	SONIA_NEW_M	VADAPT3	<u>~</u>				
	SONIA_NEW_M	VADAPT4	<u>~</u>				1
	SONIA_NEW_M	VADAPTDIF					1
							-
1							

Figura 34: Resultados salida de voltaje circuito real

En la Figura 34, se presentan los resultados del voltaje de salida máximo para los circuitos de tres etapas, cuatro etapas y el circuito diferencial, respectivamente, en disposición descendente, en este caso para un circuito con componentes reales, pero la adaptación ideal.

Después de analizar los resultados previos, se realiza una nueva simulación en la que se reemplazan todos los componentes del circuito, tanto los del multiplicador como los de la etapa de adaptación, por sus equivalentes reales. De esta manera, se obtiene la influencia final de los componentes reales en el comportamiento global del circuito. Al sustituir todos los elementos teóricos ideales por sus contrapartes reales, se logra una representación más precisa y completa del circuito, permitiendo evaluar con mayor precisión su desempeño y comportamiento bajo condiciones más cercanas a la realidad. Esta simulación final proporcionará una visión más completa y realista del funcionamiento del circuito multiplicador de tensión.

Al implementar los componentes reales también en la adaptación de entrada disminuye entre un 74-76% respecto la simulación inicial con componentes ideales en los tres circuitos.

🗅 🗁 🖶 🎭 🎸 🥤 📑 🐹 🗊 🏂 🗠 🆓 🔯 🏠 🗃 🖹 🔤 Basic 📃 🖻 🖏 🧠	
No Parasitics/LDE 🔤 🎭 🛄 No Sweeps 🔄 Single Run, Sweeps and Corners 🔽 🎭 🧿 🗿 Reference:	
Data View ? 🗗 🗙 🐗 VM_V3_04W × 📾 maestro ×	
Outputs Setup Results	
🗄 🙆 Interactive.2	
12/14 rows	
Test Output Nominal Spec Weight Pass/Fa	il
Filter Filter Filter Filter Filter	
SONIA NEW M. VIN DIFF	
SONIA NEW M., VOUT3	
SONIA_NEW_M ymax(VT("/OUT3 191m > 1.2 fail	
SONIA_NEW_M VOUT4	
SONIA_NEW_M ymax(VT("/OUT4 194.6m > 1.2 fail	
SONIA_NEW_M OUT_DIFF	
SONIA_NEW_M (MAX_DIFF - MIN 212.1m > 1.2 fail	
SONIA, NEW, M., VADAPT3 Z	
1 11	

Figura 35: Resultados salida de voltaje con adaptación real

En la Figura 27, se presentan los resultados del voltaje de salida máximo para los circuitos de tres etapas, cuatro etapas y el circuito diferencial, respectivamente, en disposición descendente, en esta vez para un circuito y adaptación reales.

En el Anexo se incluyen las gráficas correspondientes a las simulaciones transitorias de todos los escenarios analizados. Todas ellas a 868MHz y una amplitud de entrada de -15dBm.

Se observa que la influencia de los nuevos componentes es considerablemente significativa en el funcionamiento del circuito. Ante esta situación, sería recomendable considerar la posibilidad de buscar otro fabricante de componentes o de reajustar la etapa de adaptación utilizando los componentes reales. Este enfoque tiene como objetivo optimizar el circuito al máximo. Al realizar ajustes con los componentes reales, se espera mejorar el rendimiento, permitiendo alcanzar un diseño óptimo y acorde con las condiciones prácticas del entorno de aplicación. Es importante aprovechar las lecciones aprendidas de las simulaciones previas y llevar a cabo un análisis minucioso para lograr una implementación exitosa y eficiente del circuito multiplicador de tensión.

3. DISEÑO DE LA PCB

3.1. Simulación pistas

Para determinar el diseño esquemático de la PCB, se han realizado simulaciones de las pistas de la placa para evaluar su influencia en el circuito. Para este propósito, se ha utilizado la herramienta Momentum de Cadence para crear una simulación de las pistas y luego se ha integrado esta información en la simulación global del circuito en Cadence.

El objetivo principal es lograr un circuito lo más compacto posible, por lo que se ha decidido hacerlo lo más pequeño posible. Además, se busca reducir al máximo la influencia de las pistas en el comportamiento del circuito. Para ello, se ha optado por diseñar las pistas con el ancho más estrecho que permitan los componentes, con la intención de minimizar cualquier efecto adverso que pudieran tener en el funcionamiento del circuito.

Al realizar estas simulaciones y ajustar el diseño de la PCB con este enfoque, se busca garantizar una implementación óptima y de alto rendimiento del circuito multiplicador de tensión, teniendo en cuenta tanto la disposición de los componentes como las características de las pistas de la placa para obtener un funcionamiento eficiente.



Figura 36: Plano de pistas Momentum circuito de tres etapas



Figura 37: Plano de pistas Momentum circuito de cuatro etapas



Figura 38: Plano de pistas Momentum circuito diferencial

Los diseños de pistas de la placa se incorporan como bloques a las simulaciones previamente realizadas. Al repetir las simulaciones, se evalúa la influencia de las pistas en el funcionamiento del circuito.



Figura 39: Circuito simulación pistas

Después de realizar las simulaciones, se observa que el voltaje de salida resultante es casi nulo, de 634.3uV. A pesar de haber buscado posibles cortocircuitos o circuitos abiertos, no se ha identificado la causa del problema.

Launch File Create Tools	Options R	tun <u>E</u> AD Pa <u>r</u> asitic	s/LDE <u>W</u> indow <u>H</u>	lelp					
🗅 🗁 🖯 🏹 🍯	ľ f	Rİ 📑 🎁 🖻	× 🔯 🔯 🛙		Basic		1 💀		
No Parasitics/LDE	- 🍫	No Sweeps	Sing	le Run, Sweeps an	d Corners 🗸	🗞 📀 🧿	Reference:		
Data View	? 🗗 🗙	- MOM_3S_1	× 🗃 maestro	×					
🗄 🤷 Interactive.54		Outputs Setup	Results						
Interactive.55 Interactive.58		Detail	- C C 4	👸 🎹 Filter	- 🖾 - 🗠	•Replace	(None)	37 🍞	
🕀 🧧 Interactive.74		3/5 rows							
Interactive.75		Test	Output	Nominal	Spec	Weight	Pass/Fail		
Interactive.78		Filter 🔽	Filter	Filter	Filter	Filter	🚬 Filter 🛛 💌	1	
		SONIA_NEW_M	VIN3						
		SONIA_NEW_M	VOUT3	<u></u>					
		SONIA_NEW_M	ymax(VT("/R1P"))	634.4u	> 1.2		fail]	

Figura 40: Resultado simulación pistas

En la figura 40, se puede observar el máximo voltaje de salida, en el circuito de tres etapas con la simulación de Momentum integrada.

Transformación y amplificación de tensión de RF a DC



Gráfica 13: Salida de voltaje simulación pistas

La grafica 13 muestra el resultado de salida de voltaje de un análisis transitorio de 2us, realizado al circuito de la Figura 39.

Ante esta situación, se decide segmentar el circuito para identificar la ubicación del fallo. Al dividir el circuito en partes más pequeñas y realizar simulaciones focalizadas, se busca localizar el origen del problema. Tras ir analizando cada uno de los segmentos se ha repetido la simulación sin incluir el problemático.



Figura 41: Circuito simulación parcial de pistas

Launch File Create Tools Options	R <u>un E</u> AD Pa <u>r</u> asitic	s/LDE <u>W</u> indow <u>H</u>	<u>H</u> elp					
I 🗅 🗁 🗔 🍡 i 💣 🥤 🗂	11 🖬 🎁 🖻	× 🔌 🛛 🛛		Basic		. 🗔		
No Parasitics/LDE	No Sweeps	Sing	gle Run, Sweeps and	Corners 🗾 🔽	🗞 🗿 🧿	Reference:		
Data View 🕜 🖻 😣	- MOM_35_1	× 🗃 maestro	×					
🕀 📮 Interactive.54	Outputs Setup	Results						
Interactive.55 Interactive.58	Detail	O O 6	👸 🛄 Filter	- 🗠 - 🗠 -	Replace	(None)	1	e
🕀 🧧 Interactive.74	7/9 rows							
Interactive.75	Test	Output	Nominal	Spec	Weight	Pass/Fail		
∎ 0 Interactive.79	Filter	Filter	Filter	Filter	Filter	Filter		
	SONIA_NEW_M	VIN3	Le la					
	SONIA_NEW_M	ymax(VT("/R1P"))	34.22m	> 1.2		fail		
	SONIA_NEW_M	vout						
	SONIA_NEW_M	/I51/out						
	SONIA_NEW_M	/I38/in						
	SONIA_NEW_M	/I37/in						
	SONIA_NEW_M	/I36/in						
I I	1							

Figura 42: Resultado simulación parcial pistas

En la figura 42, se puede observar el máximo voltaje de salida, en el circuito de tres etapas con parte de la simulación de Momentum integrada. En la figura 41 se pueden ver que partes del circuito han sido conectadas con Momentum y cuales no están siendo simuladas.



Gráfica 14: Salida de voltaje simulación parcial pistas

La grafica 14 muestra el resultado de salida de voltaje de un análisis transitorio de 6us, realizado al circuito de la Figura 41.

Finalmente, tras realizar las simulaciones con las pistas de la placa incorporadas, se nota una reducción significativa del voltaje de salida en un 82%. Este descenso se atribuye a la influencia de las pistas en el circuito y sugiere que las características de las pistas están afectando negativamente el rendimiento del circuito multiplicador de tensión. Se hace necesario revisar y optimizar el diseño de las pistas para minimizar sus efectos adversos y lograr el funcionamiento adecuado del circuito.

3.2. Diseño esquemático

Se ha empleado Design Sparks para realizar el diseño del esquemático del circuito. Se ha prestado especial atención en mantener la coherencia con las distancias y dimensiones utilizadas en la simulación de Momentum.

En este proceso, se han creado las huellas de los componentes previamente seleccionados en Design Sparks. Además, se ha incorporado un conector SMA al circuito para facilitar la conexión de la alimentación.

Con estas acciones, se busca asegurar una transición fluida entre el diseño teórico y la implementación práctica de la PCB, asegurando que las medidas y características de los componentes en la placa reflejen de manera precisa las simulaciones previas realizadas en Momentum. Esta coherencia entre el diseño esquemático y el prototipo físico es fundamental para obtener resultados consistentes y un rendimiento óptimo del circuito multiplicador de tensión.



Figura 43: Esquemático PCB circuito de tres etapas



Figura 44: Diseño PCB circuito de tres etapas



Figura 45: Esquemático PCB circuito de cuatro etapas



Figura 46: Diseño PCB circuito de cuatro etapas





Figura 47: Esquemático PCB circuito diferencial



Figura 48: Diseño PCB circuito diferencial

4. MEDICIÓN

4.1. Adaptación de entrada

Se emplea un Analizador de Redes de RF para medir la impedancia de la adaptación de entrada. Para este fin, se requiere llevar a cabo una calibración previa del equipo, a fin de garantizar su correcto desempeño.

El Analizador de Redes de RF muestra, a través de la Carta de Smith, la representación de la impedancia del circuito en cuestión. La Carta de Smith constituye una herramienta gráfica que ofrece una visión visual de las impedancias complejas en el plano complejo.



Figura 49: Analizador de redes de RF

Dentro de la adaptación implementada en el circuito, se espera que la impedancia a 868 MHz se ubique en el centro del círculo unitario, es decir, 50 ohmios.

No obstante, tras llevar a cabo la primera evaluación con el circuito de tres etapas, se observa una falta de concordancia entre la adaptación y los resultados de la simulación. Esta discrepancia persiste tanto con la placa de cuatro etapas como con la configuración diferencial.

Dado que las simulaciones han demostrado una eficiencia muy reducida del circuito no adaptado, se decide ajustar directamente la adaptación en la PCB.

Para lograr esto, se eliminan las adaptaciones de las placas y se implementan una serie de componentes (condensadores e inductancias) de diferentes valores en forma de conexiones temporales adheridas a uno de los extremos de un pequeño listón. Esta herramienta permite probar una amplia gama de valores sin necesidad de soldar cada componente, simplemente ubicándolos sobre las pistas mediante los soportes creados y evitando cualquier interferencia, gracias a la longitud del listón. Se crean 16 en total, 8 condensadores entre los valores 0,5pF y 20pF, y 8 inductancias entre 1nH y 20nH. Esto permite una monitorización en tiempo real de los cambios en la impedancia del circuito.



Figura 50: Listones

Tras diversas combinaciones de capacidades e inductancias, no se logra adaptar el circuito a una impedancia de 50 ohmios a 868 MHz. Se ha conseguido aproximaciones más ajustadas en otras frecuencias, por ejemplo, 995 MHz en el caso del circuito de tres etapas y 880 MHz en el caso del circuito de cuatro etapas.



Figura 51: Adaptación circuito de tres etapas



Figura 52: Adaptación circuito de cuatro etapas

Estas frecuencias alcanzadas serán empleadas para las siguientes pruebas, dado que representan las frecuencias óptimas de funcionamiento de cada circuito. Esto permitirá evaluar la máxima amplificación que puede ofrecer el circuito en cuestión.

Para lograr esta adaptación, se han incorporado una bobina de 3,9nH y una capacidad de 15pF tanto en el circuito de tres etapas como en el de cuatro etapas. Sin embargo, esta configuración de adaptación no ha sido efectiva para el circuito diferencial. En vista de esta situación, será necesario continuar con el proceso de prueba y error, explorando diferentes valores y combinaciones, hasta encontrar la configuración adecuada que proporcione la adaptación requerida en el circuito diferencial.

4.2. Voltaje de salida

Una vez que los circuitos han sido ajustados de manera adecuada en términos de adaptación, se procede a emplear un generador de señal y un osciloscopio para llevar a cabo la verificación final del funcionamiento y la eficiencia de los circuitos desarrollados. Sin embargo, este proceso se llevará a cabo únicamente en los circuitos de tres y cuatro etapas, dado que medir el circuito diferencial carece de relevancia sin la adaptación correcta.

Para llevar a cabo esta verificación, se aplicará una alimentación a frecuencias específicas: 995 MHz para el circuito de tres etapas y 880 MHz para el circuito de cuatro etapas. Además, se aplicará la alimentación a 868 MHz. Esta elección de frecuencias no solo permitirá observar el funcionamiento de los circuitos, sino también destacará la importancia crucial de una adaptación precisa.

Las simulaciones efectuadas en Cadence fueron llevadas a cabo a 868 MHz con una amplitud de -15 dBm. En este caso, el análisis se extenderá desde -15 dBm hasta 20 dBm, con el fin de explorar el rendimiento tanto en condiciones de mayor como de menor potencia de entrada. Este rango ampliado permitirá una comprensión más profunda del comportamiento de los circuitos bajo distintas intensidades de señal.

	HEWLET PACKARD	E4432B 250 kHz- ESG-D SERIES SIGNAL GENI	3.0 GHz ERATOR	0
	FREQUENCY	80.000 000 00 mHz	z AMPLITUDE -15.00 dBm	
RMS	Amp1: -15.	DO dBm	Incr: 1.00dB	
N. BAC				
MAX				
		Preset Local		Return

Figura 53: Generador de señal

En la Tabla 1, es posible apreciar los valores de voltaje de salida correspondientes a cada nivel de potencia de alimentación en la frecuencia de 868MHz. Asimismo, se presenta el valor del voltaje de entrada equivalente para cada caso, estableciendo la relación con la potencia correspondiente.

Utilizando este valor de entrada, en conjunto con el obtenido a partir del osciloscopio en la salida del circuito, se realiza el cálculo de la amplificación de voltaje en cada escenario.

Amplitud (dBm)	Voltaje de entrada (V)	Voltaje de salida (V)	Amplificación (%)
-15	39.764mV	3,2mV	-91,95%
-10	99.985mV	12,8mV	-87%
-5	177.801mV	44,8mV	-74,80%
0	316.180mV	160mV	-49,40%
5	0.562 V	512mV	-8,90%
10	1.000 V	1,28V	28%
15	1.778 V	2,88V	61,98%
20	3.162 V	4,4V	39,15%

Tabla 1: Resultados voltaje salida a 868MHz para el circuito de tres etapas



Figura 54: Osciloscopio. Resultado circuito de tres etapas alimentado a 868MHz y -10dBm

En la Tabla 2, se efectúa el procedimiento similar, sin embargo, en esta ocasión se lleva a cabo a una frecuencia de 995MHz.

Amplitud (dBm)	Voltaje de entrada (V)	Voltaje de salida (V)	Mejora (%)
-15	39.764mV	320mV	704,70%
-10	99.985mV	880mV	780%
-5	177.801mV	1,92V	979,85%
0	316.180mV	3,84V	1114,50%
5	0.562 V	7,44∨	1223,80%
10	1.000 V	13,6V	1260%
15	1.778 V	18,4V	934,87%
20	3.162 V	19,2V	507,21%

Tabla 2: Resultados voltaje salida a 995MHz para el circuito de tres etapas



Figura 55: Osciloscopio. Resultado circuito de cuatro etapas alimentado a 880MHz y -15dBm

Es evidente que la importancia de contar con una adaptación precisa resulta fundamental para el funcionamiento del circuito. Se ha logrado que un circuito que únicamente generaba pérdidas pase a uno que tiene una amplificación del 700% a bajas potencias. Además, este circuito tiene la capacidad de elevar dicha cifra hasta un 1260%, lo que se traduce en la posibilidad de incrementar la potencia de entrada en 13,6 veces. Esta transformación es sumamente significativa y demuestra cómo la adaptación adecuada puede marcar una diferencia radical en el rendimiento global del circuito.

Amplitud (dBm)	Voltaje de entrada (V)	Voltaje de salida (V)	Mejora (%)
-15	39.764mV	336mV	745%
-10	99.985mV	960mV	860%
-5	177.801mV	2,24V	1160%
0	316.180mV	4,4V	1292%
5	0.562 V	8,6V	1430%
10	1.000 V	15,4V	1440%
15	1.778 V	22,4V	1160%
20	3.162 V	24,8V	684%

En la Tabla 3, se presentan los resultados correspondientes al circuito de cuatro etapas cuando es alimentado a una frecuencia de 880MHz.

Tabla 3: Resultados voltaje de salida a 880MHz para el circuito de cuatro etapas

Al comparar los resultados entre el circuito de tres etapas y el de cuatro etapas, ambos con sus respectivas adaptaciones, se observa que operan de manera similar. El circuito de cuatro etapas logra una ligera amplificación adicional en comparación con el de tres etapas, aumentando en un rango del 40% al 180%.

En ambos circuitos, se identifica que el punto de funcionamiento óptimo se ubica en una amplitud de 10 dBm. A partir de este punto, se observa que la mejora en la amplificación comienza a disminuir gradualmente. Para alcanzar el voltaje de salida máximo del circuito, se requeriría introducir una potencia de entrada aún mayor.

Estos resultados reflejan cómo tanto el circuito de tres como el de cuatro etapas presentan una respuesta similar en términos de rendimiento y amplificación. La elección del número de etapas tiene un impacto en la mejora de la amplificación, y esta información es útil para considerar en futuros ajustes y optimizaciones del diseño.

5. PRESUPUESTO

5.1. Presupuesto de material fungible

Cantidad	Referencia	Descripción	Precio (€)	
		-	Unitario	Total
55	BAT15-04W	Diodos Schottky	0,473€	26,02€
33	GQM1875C2E9R1CB12D	Condensador de cerámica 9.1pF	0,171€	5,64€
33	GCM1885C2A1R0BA16D	Condensador de cerámica 1pF	0,473€	15,61 €
10	GQM1875C2E360GB12D	Condensador cerámica 36pF	0,384 €	3,84 €
5	LQW18AN24NG00D	Inductor de RF 24nH	0,160€	0,80€
5	LQW18AN23NG80D	Inductor de RF 23nH	0,197€	0,99€
6	LQW18AN18NJ00D	Inductor de RF 18nH	0,150€	0,90€
5	LQW18AN18NJ10D	Inductor de RF 18nH	0,169€	0,85€
6	-	Resistencia de 180Kohm	0,1€	0,6€
15	-	Capacidades 0,5p – 20p	0,15€	2,25€
15		Inductores 1n – 20n	0,15€	2,25€
Total mate	rial			59,75€

Tabla 4: Presupuesto material fungible

5.2. Presupuesto de equipos

Equipo	Precio (€)	Tiempo de amortización (años)	Tasa amortización por hora (€)	Tiempo de uso (h)	Amortización (€)
Ordenador	2.000,00€	10	0,10€	300	28,85€
Analizador de redes de RF	1.000,00€	10	0,05€	10	0,48€
Generador de señal	500,00€	10	0,02€	10	0,24€
Osciloscopio	1.500,00€	10	0,07€	10	0,72€
Total equipos					30,29€

Tabla 5: Presupuesto de equipos

5.3. Presupuesto de software

Programa	Precio licencia (€)	Tasa amortización por horas (€)	Tiempo de uso (h)	Amortización (€)
Cadence	10.000,00€	4,81€	200	961,54€
Microsoft Office 365	223,20€	0,11€	300	32,19€
Total software				993,73€

Tabla 6: Presupuesto de software

5.4. Presupuesto de mano de obra

	Duración (h)	Precio (€)	
		Unitario	Total
Profesor	30	50	1.500 €
Total mano de obra			1.500€

Tabla 7: Presupuesto de mano de obra

5.5. <u>Resumen del presupuesto</u>

Partida	Importe (€)		
Fungibles	59,75€		
Equipamiento	30,29€		
Software	993,73€		
Mano de obra	1.500,00 €		
Total sin indirectos	2.583,77 €		
Costes indirectos (60%)	1.550,26 €		
Total con indirectos	4.134,03 €		

Tabla 8: Presupuesto total

6. CONCLUSIONES

6.1. <u>Resultados del proyecto</u>

En líneas generales, a pesar de no haber alcanzado el objetivo específico de crear tres versiones de un circuito multiplicador de voltaje que operen a una frecuencia de 868MHz, se puede considerar que el proyecto ha alcanzado resultados positivos en su conjunto.

Se logró llevar a cabo la implementación exitosa de dos de las tres configuraciones en diferentes frecuencias, y los resultados obtenidos han sido positivos. Esto implica que sería necesario realizar una adaptación específica para alcanzar la frecuencia deseada.

Es importante señalar que existe una discrepancia entre los resultados de las simulaciones y las mediciones reales. Esta diferencia sugiere que la adaptación del circuito en la simulación puede no estar adecuadamente ajustada. Es posible que la adaptación en la simulación haya sufrido un desajuste al incorporar los componentes reales. Esto también podría explicar por qué la adaptación era incorrecta al soldar los componentes por primera vez.

6.2. Propuestas de mejora

Lo primero y de mayor importancia sería abordar el reajuste de la adaptación con el objetivo de lograr el funcionamiento óptimo de los tres circuitos a la frecuencia deseada. Este proceso requeriría un enfoque dual: primero, realizar ajustes en la simulación y, posteriormente, aplicar los reajustes obtenidos a nivel práctico, evaluando y corrigiendo la adaptación con cada modificación realizada.

Un paso adicional necesario sería repetir la simulación de las pistas en la placa. Esto permitiría una evaluación más completa de la influencia de cada pista en el rendimiento general. Como ya se mencionó, durante este proceso también podría requerirse ajustar nuevamente la adaptación de entrada para asegurar un diseño más optimizado.

Para asegurar la confiabilidad del circuito, sería recomendable fabricar cinco versiones idénticas de cada circuito y llevar a cabo mediciones en todas ellas. Esto proporcionaría un valor de repetibilidad que ayudaría a entender la consistencia y estabilidad de los resultados.

Finalmente, sería de interés conectar una antena al circuito y evaluar su funcionamiento en condiciones más realistas, considerando la distancia entre el generador y el circuito en lugar de una conexión directa por cable. Esto permitiría evaluar cómo el circuito responde en un entorno más representativo y podría brindar información valiosa sobre su rendimiento en situaciones prácticas.

7. REFERENCIAS

Acosta, Jorge Luis Santamaria. Diseño e implementación de un dispositivo para el cosechamiento de energía de radiofrecuencia en la banda ISM. 2022. 2022.

Amargo, C.; Herrera, C.; Rodríguez, M. **Diodos en circuitos recortadores, limitadores, multiplicadores y sujetadores. 2015.** Universidad Nacional de Colombia : s.n., 2015.

Femeninas, Jaime. Circuitos de adaptacion. 2021. 2021.

Mendoza contreras, Erik. Diseño de un multiplicador de frecuencias a partir de un diodo schottky. 2021. 2021.

Miyara, Federico. **Rectificación. 2002.** Argentina, Rosario: Universidad Nacional de Rosario : s.n., 2002.

Olmos Sanchis, Juan José; Pinci Ferrer, Antonio. Diodo rectificador, circuito rectificador de media onda y rectificador de onda. 2019. Universidad politécnica de Valencia : s.n., 2019.

8. ANEXOS

Todas las graficas de los anexos son de simulaciones transitorias de 6us, alumentadas a frecuencia de 868MHz y -15dBm de amplitud. En el eje horizontal se muestran los 6us de tiempo y en el eje vertical el voltaje.

8.1. Circuito ideal primera adaptación

8.1.1. Circuito tres etapas



Gráfica 15: Voltaje entrada circuito de tres etapas en la primera adaptación

Transformación y amplificación de tensión de RF a DC



Gráfica 16: : Voltaje después de la adaptación circuito de tres etapas en la primera adaptación



Gráfica 17: Voltaje de salida circuito de tres etapas en la primera adaptación



8.1.2. Circuito cuatro etapas

Gráfica 19: Voltaje tras adaptación circuito de cuatro etapas en la primera adaptación

Transformación y amplificación de tensión de RF a DC



Gráfica 20: Voltaje salida circuito de cuatro etapas en la primera adaptación



8.1.3. Circuito diferencial

Gráfica 21: Voltaje entrada circuito diferencial en la primera adaptación

Página 70 de 86



Gráfica 22: Voltaje tras la adaptación circuito diferencial en la primera adaptación



Gráfica 23: Voltaje salida circuito diferencial en la primera adaptación



8.2. <u>Circuito ideal segunda adaptación</u>

Gráfica 24: Voltaje entrada circuito de tres etapas en la segunda adaptación


Gráfica 25: Voltaje tras la adaptación circuito de tres etapas en la segunda adaptación



Gráfica 26: Voltaje salida circuito de tres etapas en la segunda adaptación



Gráfica 28: Voltaje tras adaptación circuito de cuatro etapas en la segunda adaptación



Gráfica 29: Voltaje tras adaptación circuito de cuatro etapas en la segunda adaptación





Gráfica 30: Voltaje entrada circuito diferencial en la segunda adaptación



Gráfica 32: Voltaje salida circuito diferencial en la segunda adaptación



8.3. <u>Circuito real adaptación ideal</u> 8.3.1. Circuito tres etapas

Gráfica 33: Voltaje entrada circuito de tres etapas con circuito real pero adaptación ideal



Gráfica 34: Voltaje tras adaptación circuito de tres etapas con circuito real pero adaptación ideal



Gráfica 35: Voltaje salida circuito de tres etapas con circuito real pero adaptación ideal



8.3.2. Circuito cuatro etapas

Gráfica 36: Voltaje entrada circuito de cuatro etapas con circuito real pero adaptación ideal



Gráfica 37: Voltaje tras adaptación circuito de cuatro etapas con circuito real pero adaptación ideal



Gráfica 38: Voltaje entrada circuito de cuatro etapas con circuito real pero adaptación ideal





Gráfica 39: Voltaje entrada circuito diferencial con circuito real pero adaptación ideal



Gráfica 40: Voltaje tras adaptación circuito diferencial con circuito real pero adaptación ideal



Gráfica 41: Voltaje salida circuito diferencial con circuito real pero adaptación ideal





Gráfica 42: Voltaje entrada circuito de tres etapas con circuito y adaptación ideal



Gráfica 43: Voltaje tras adaptación circuito de tres etapas con circuito y adaptación ideal



Gráfica 44: Voltaje salida circuito de tres etapas con circuito y adaptación ideal



Gráfica 46: Voltaje tras adaptación circuito de cuatro etapas con circuito y adaptación ideal



Gráfica 47: Voltaje salida circuito de cuatro etapas con circuito y adaptación ideal



8.4.3. Circuito diferencial

Gráfica 48: Voltaje entrada circuito diferencial con circuito y adaptación ideal



Gráfica 49: Voltaje tras adaptación circuito diferencial con circuito y adaptación ideal



Gráfica 50: Voltaje salida circuito diferencial con circuito y adaptación ideal